

LNK3604、LNK3694及LNK3696 LinkSwitch-XT2产品系列

集成了系统级保护的高能效、小功率离线式
开关电源IC

产品特点

易于设计

- 外围元件数目最少的开关器件方案
- 可选的器件限流点
- 用于短路及开环故障保护的完全集成的自动重启动
- 可选的自供电电路
- 频率调制极大地降低了EMI
- 无论在PCB板上还是在封装上都保证高压的漏极引脚与其他所有引脚之间满足高压爬电要求
- 引脚布局可简化PCB上的散热设计

优于线性变压器及RCC的出色特性

- 输出过压保护(OVP)
- 输入过压保护(OVL)
- 迟滞过温保护(OTP)
- 扩大了漏极与其他引脚间的爬电距离,提高了应用的可靠性
- 集成725 V额定电压MOSFET,具有出色的抗浪涌性能
- 900 V额定电压MOSFET,适合实现工业电源设计或更大安全边距的设计
- 元件数目极少,增加可靠性
 - 支持单面PCB板和全部采用贴片元件的设计

EcoSmart™ – 高效节能

- 轻松符合全球所有能效标准
- 在265 VAC输入无偏置绕组状况下的空载能耗<100 mW (有偏置绕组时<10 mW)
- ON/OFF控制可在极轻负载时具备恒定的效率

应用

- 反激式变换器
- 电器、工业系统及仪表等使用的电源

产品描述

LinkSwitch™-XT2在单片IC上集成了一个725 V/900 V的功率MOSFET、振荡器、简单的ON/OFF控制、一个高压切换的电流源、频率调制、逐周期限流以及热关断电路。启动及工作时的功率直接来自于漏极引脚,无需使用偏置绕组及相关电路。

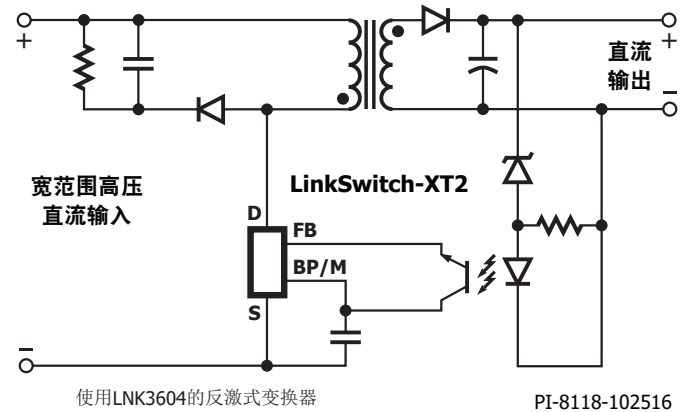


图1. 使用LinkSwitch-XT2的典型应用



图2. 封装选项: P: PDIP-8C, G: SMD-8C, D: SO-8C。

输出功率表⁽⁴⁾

产品 ⁽³⁾	峰值或敞开式 ^{1,2}	
	725 V MOSFET	
	230 VAC ±15%	85-265 VAC
LNK3604P/G/D	9.2 W	6.1 W
产品 ⁽³⁾	900 V MOSFET	
	230 VAC ±15%	85-484 VAC
LNK3694P/G	6 W	4 W
LNK3696P/G	11 W	8 W

表1. 输出功率表

注释:

1. 最大连续输出功率是在典型的无风冷密闭适配器中、环境温度为50 °C的条件下测量得到的。
2. 最大的实际连续输出功率是在敞开式设计及有足够的散热、环境温度为50 °C的条件下测量得到的。
3. 封装: P: DIP-8C, G: SMD-8C, D: SO-8C. 请参考元件订购信息。
4. 请参考“主要应用指南”部分以了解假定条件的完整描述。

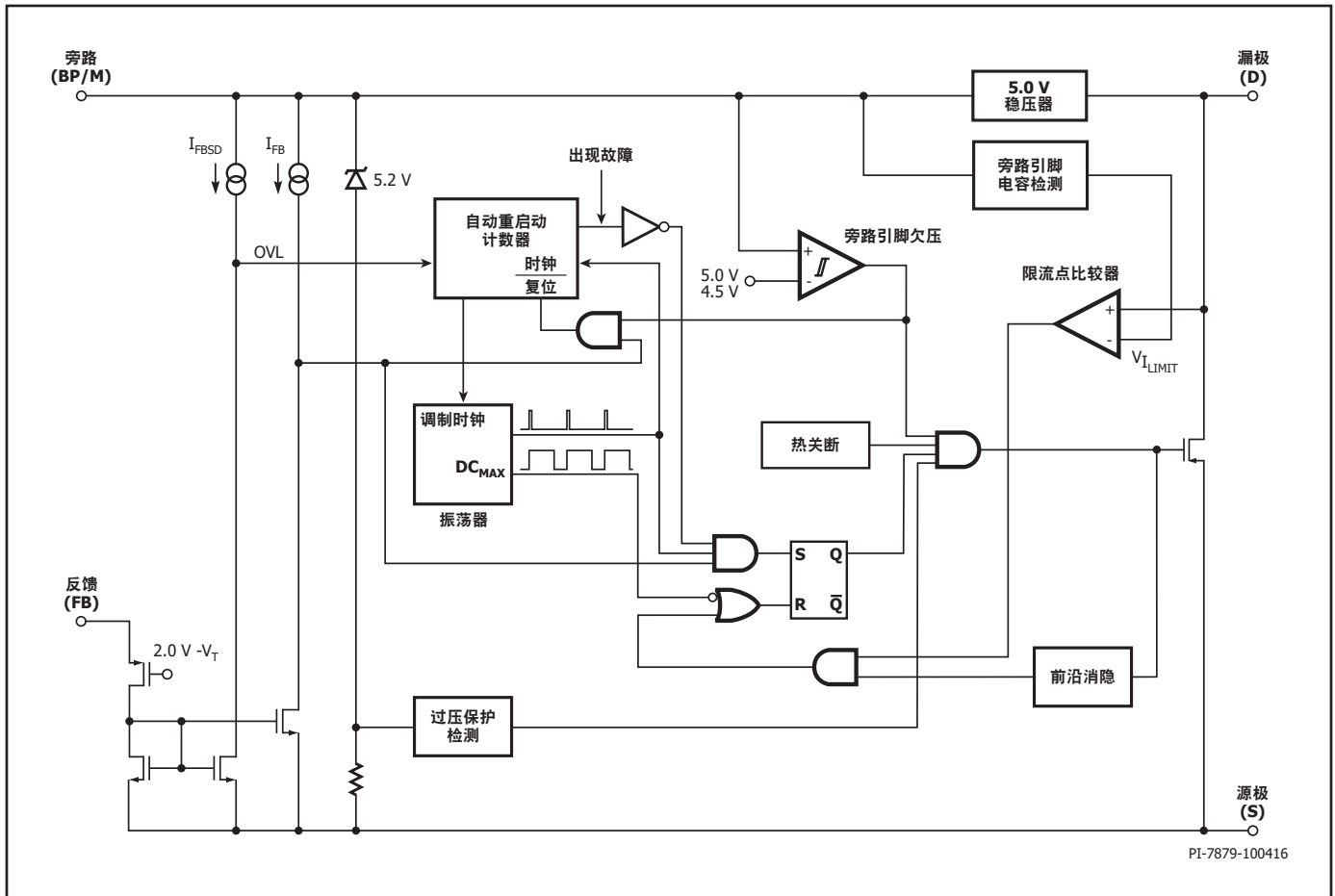


图3. 功能框图

引脚功能描述

漏极(D)引脚:

功率MOSFET的漏极连接点。在启动及稳态工作时提供内部工作电流。

旁路(BP/M)引脚:

该引脚有多项功能:

- 内部产生的5.0 V供电电源的外部旁路电容连接点。
- 可对限流点进行外部设定。根据所使用电容的数值选择电流限流值。使用数值为0.1 μF 的电容会工作在标准电流限流值上。对于低功率设计, 使用1 μF 的电容可降低限流值。
- 它还提供了关断功能。当流入旁路引脚的电流超过 $I_{BP(SD)}$ 且持续时间等于2到3个内部振荡器周期(f_{OSC})时, 器件进入自动重新启动工作方式。采用外部电路时可以利用这个特点实现输出过压保护。

反馈(FB)引脚:

在正常工作下, 功率MOSFET的开关由反馈引脚控制。当大于 I_{FB} (49 μA)的电流输入到此引脚时, 功率MOSFET开关终止。当大于 I_{FBSD} (670 μA)的电流输入到此引脚且持续2个连续开关周期时, 将触发输入过压保护。

源极(S)引脚:

该引脚是功率MOSFET的源极连接点。它也是旁路引脚和反馈引脚的接地参考。

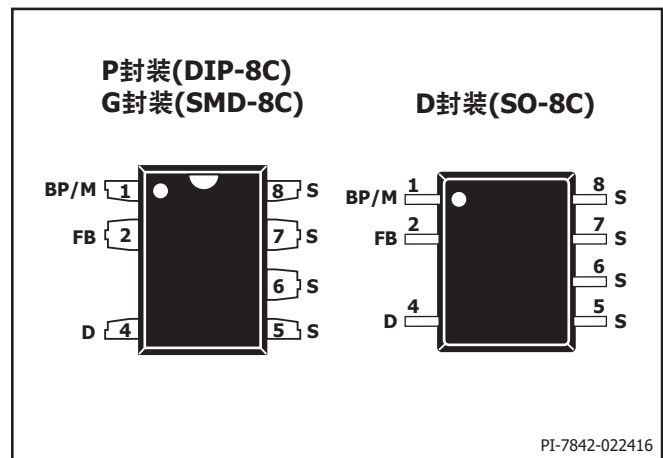


图4. 引脚布局

LinkSwitch-XT2功能描述

LinkSwitch-XT2 IC在一个器件上结合了一个高压功率MOSFET开关及一个电源控制器。与常规的PWM（脉冲宽度调制）控制器不同，LinkSwitch-XT2 IC使用简单的ON/OFF控制方式来调节输出电压。LinkSwitch-XT2控制器包括一个振荡器、反馈（检测及逻辑）电路、5.0 V稳压器、旁路引脚欠压电路、过温保护、输入及输出过压保护、频率调制、电流限流电路、前沿消隐电路以及一个高压功率MOSFET。LinkSwitch-XT2还包括用于自动重启的附加电路。

振荡器

内部振荡器的平均频率设置在 f_{OSC} （66 kHz或132 kHz）的典型值。此振荡器产生两个信号：最大占空比信号（ DC_{MAX} ）及表明每个开关周期开始的时钟信号。

LinkSwitch-XT2振荡器电路可产生轻微的频率抖动，通常为6 kHz的峰峰值（LNK369X）和8 kHz峰峰值（LNK3604），用来将EMI降低到最小。频率调制的调制速率设置在1 kHz的水平，目的是降低平均及峰值的EMI，并给予优化。测量频率调制时应将示波器触发设定在漏极电压波形的下降沿。图5的波形举例说明了LinkSwitch-XT2 IC的频率抖动方式。

反馈输入电路

反馈引脚的反馈输入电路由一个输出设定 V_{FB} （2.0 V）的低阻抗源极跟随器组成。当输入到此引脚的电流超过 I_{FB} （49 μ A）时，在反馈电路的输出端会产生一个低逻辑电平（禁止）。在每个周期开始时，对应时钟信号的上升沿对这个电平进行取样。如果为高电平，功率MOSFET会在那个周期导通（使能），否则功率MOSFET将仍处于关断状态（禁止）。仅在每个周期开始时进行取样。此周期中随后产生的反馈引脚电压或电流变化不会影响MOSFET的使能/禁止状态。如果大于 $I_{FB(SD)}$ 的电流注入反馈引脚，同时功率MOSFET使能至少两个连续周期，器件将停止开关并进入自动重启关断时间。如果故障清除，自动重启关断时间结束后即可恢复正常开关。此关断功能可用于实现输入过压保护（见图7）。流入反馈引脚的电流应被限制在1.2 mA以下。

5.0 V稳压器及5.2 V分流电压箝位

当主开关MOSFET处在关闭状态，漏极的电压将通过5.0 V稳压器连接到旁路引脚的旁路电容充电到 V_{BP} 。旁路引脚是LinkSwitch-XT2 IC的内部供电电压节点。当功率MOSFET导通时，LinkSwitch-XT2 IC将储存在旁路电容内的能量消耗掉。内部电路的极低功耗允许LinkSwitch-XT2 IC使用从漏极吸收的电流以维持连续工作。一个0.1 μ F的旁路电容就足够实现高频去耦及能量存储。

此外，当通过一个外部电阻提供电流给旁路引脚时，一个分流稳压器会将旁路引脚电压箝位在 $V_{BP(SHUNT)}$ （5.2 V）。利用偏置绕组经过外部电阻向LinkSwitch-XT2供电，可以将空载能耗降低到约10 mW（反激式）。当 $\geq I_{BP(SD)}$ 的电流输入到旁路引脚时，器件立即停止开关并进入自动重启。在输出端到旁路引脚间连接一个外部稳压管可以实现迟滞过压保护功能（见图6）。但流入旁路引脚的电流应被限制在16 mA以下。

旁路引脚欠压保护

当旁路引脚电压低于 $V_{BP} - V_{BP(H)}$ （约4.5 V）时，旁路引脚欠压电路会禁止功率MOSFET开关。一旦旁路引脚电压降到该阈值以下，它就必须升回到 V_{BP} 以启用功率MOSFET开关。

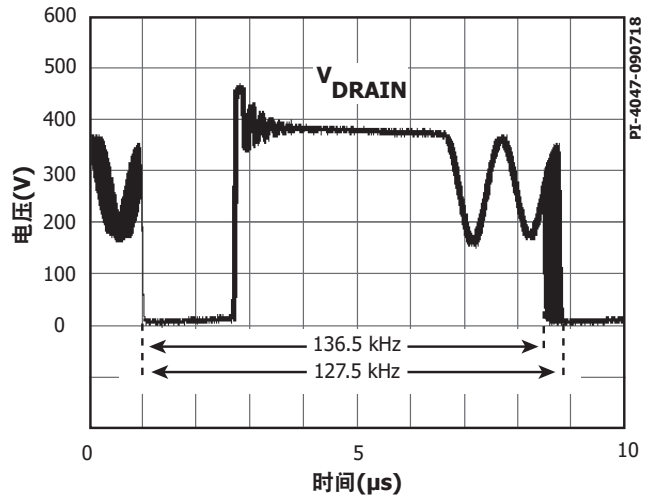


图5a. 频率调制(LNK3604)

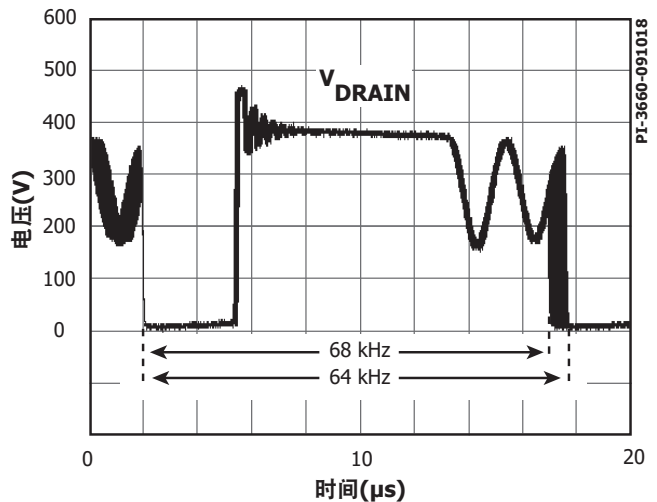


图5b. 频率调制(LNK369X)

过温保护

热关断电路检测IC的结温。此阈值设置在TSD（典型值142 $^{\circ}$ C）且具有75 $^{\circ}$ C（ $T_{SD(H)}$ ）迟滞。当结温度超过 T_{SD} ，功率MOSFET开关被禁止，直到结温度下降到 $T_{SD} - T_{SD(H)}$ ，MOSFET才会重新使能。

电流限流点

电流限流电路检测功率MOSFET的电流。当此电流超过内部阈值（ I_{LIMIT} ）时，在该开关周期剩余阶段会关断功率MOSFET。在功率MOSFET导通后，前沿消隐电路会将电流限流比较器抑制片刻（ t_{LEB} ）。通过设置前沿消隐时间，可以防止由电容及整流管反向恢复时间产生的电流尖峰引起该开关周期的提前误关断。可通过旁路引脚电容来选择电流限流点（0.1 μ F对应标准电流限流点/1 μ F对应降低电流限流点）。LinkSwitch-XT2 IC在上电时MOSFET开关之前即选择标准电流限流点或降低电流限流点。

自动重启

一旦出现故障，例如在输出过载、输出短路或开环情况下，LinkSwitch-XT2 IC进入自动重启操作。每当反馈引脚电压被拉高时，振荡器记时的内部计数器会重新复位。如果反馈引脚未被拉高且持续 $t_{AR(ON)}$ (50 ms)时间，功率MOSFET开关将被禁止，持续时间等于自动重启关断时间。故障刚发生时，关断时间为150 ms（第一个 $t_{AR(OFF)}$ 关断期间）。如果故障持续存在，后续关断时间延长为1500 ms（后续 $t_{AR(OFF)}$ 关断期间）。自动重启电路对功率MOSFET进行交替使能和禁止，直到故障排除为止。开关振荡器对自动重启计数器进行置位。

迟滞输出过压保护

LinkSwitch-XT2 IC提供的输出过压保护采用自动重启方式来实现，由 $>I_{BP(SD)}$ 的电流流入旁路引脚时触发。旁路引脚电容除起到内部滤波的作用，还作为外部滤波器，避免噪音信号引起保护电路的误触发。为使旁路电容达到有效的高频滤波，应将电容尽量放置在距器件源极和旁路引脚最近的地方。

通过将稳压管从输出供电连接到旁路引脚可以实现过压保护功能。图6中的电路示例所示为一种实现输出过压保护的简单方法。此外，也可将一个小电阻（10 Ω 到47 Ω ）与过压保护稳压管串联接入，作为额外的滤波。与OVP齐纳稳压管串联在一起的电阻同样可以控制流入旁路引脚的最大电流。流入电流必须限制在16 mA以下。

在反馈失效而导致的故障情况下，输出电压将快速上升并超过额定电压。当输出端电压超过连接在输出端和旁路引脚间的稳压管额定电压与旁路电压的总和时，将导致注入旁路引脚的电流超过 $I_{BP(SD)}$ ，从而触发自动重启，即实现了输出过压保护。

输入过压保护

在反激式变换器中，LinkSwitch-XT2 IC可监测流入反馈引脚的电流，直接检测功率MOSFET导通期间的直流总线过压情况。图7所示为可能的电路设计。在功率MOSFET导通期间，次级绕组上的电压与输入绕组上的电压成比例。因此，流经晶体管Q3的电流代表 V_{BUS} 的高低。在过压保护中使用间接输入电压检测可降低功耗。如果反馈引脚电流超过输入过压阈值电流 $I_{FB(SD)}$ 且至少持续2个连续开关周期，LinkSwitch-XT2 IC将进入自动重启工作模式。

为了获得精确的输入过压阈值电压以及良好的效率、稳压性能和稳定性，应尽量减小变压器漏感。低漏感将会减弱次级绕组的振铃，因为振铃会在过压取样过程中造成误差。在某些设计中，如果需要对输入电压进行取样，可以在整流二极管两端跨接RC缓冲器来抑制次级绕组的振铃。

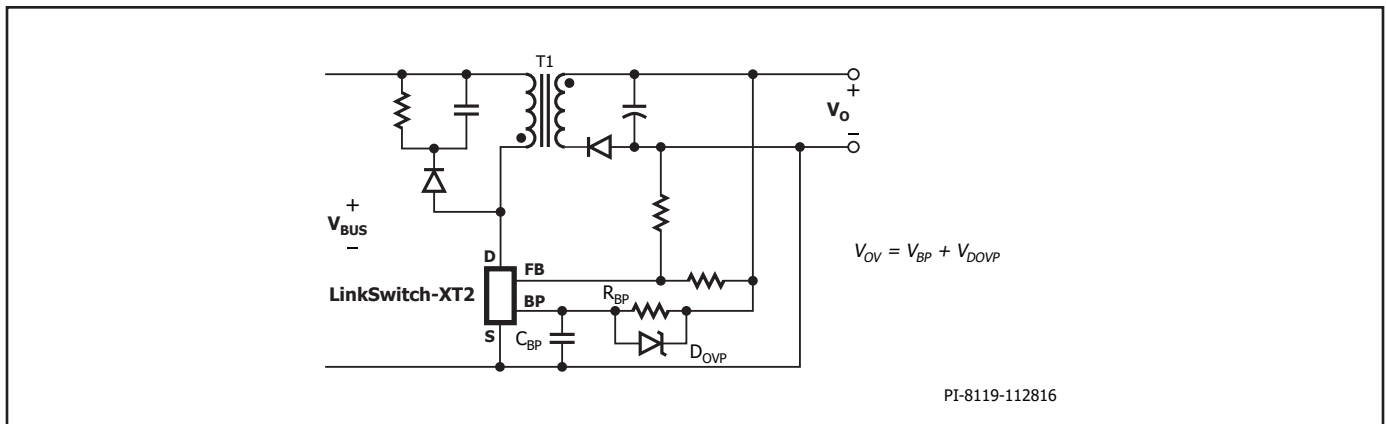


图6. 具有输出过压保护特性的非隔离反激式变换器

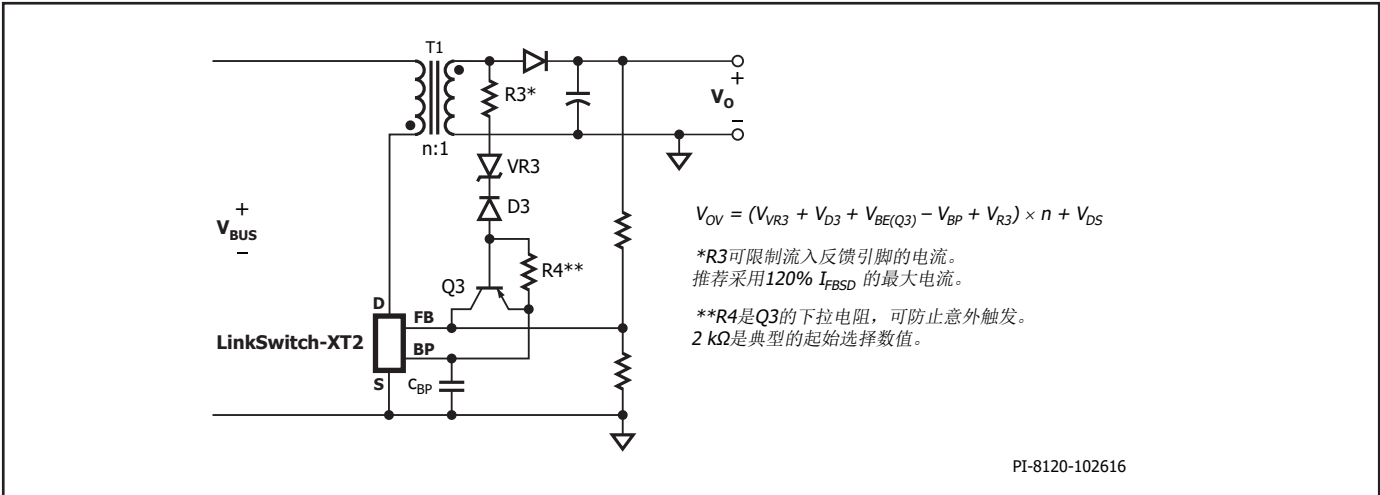


图7. 通过使用反馈引脚进行输入电压检测，从而提供过压保护

应用范例

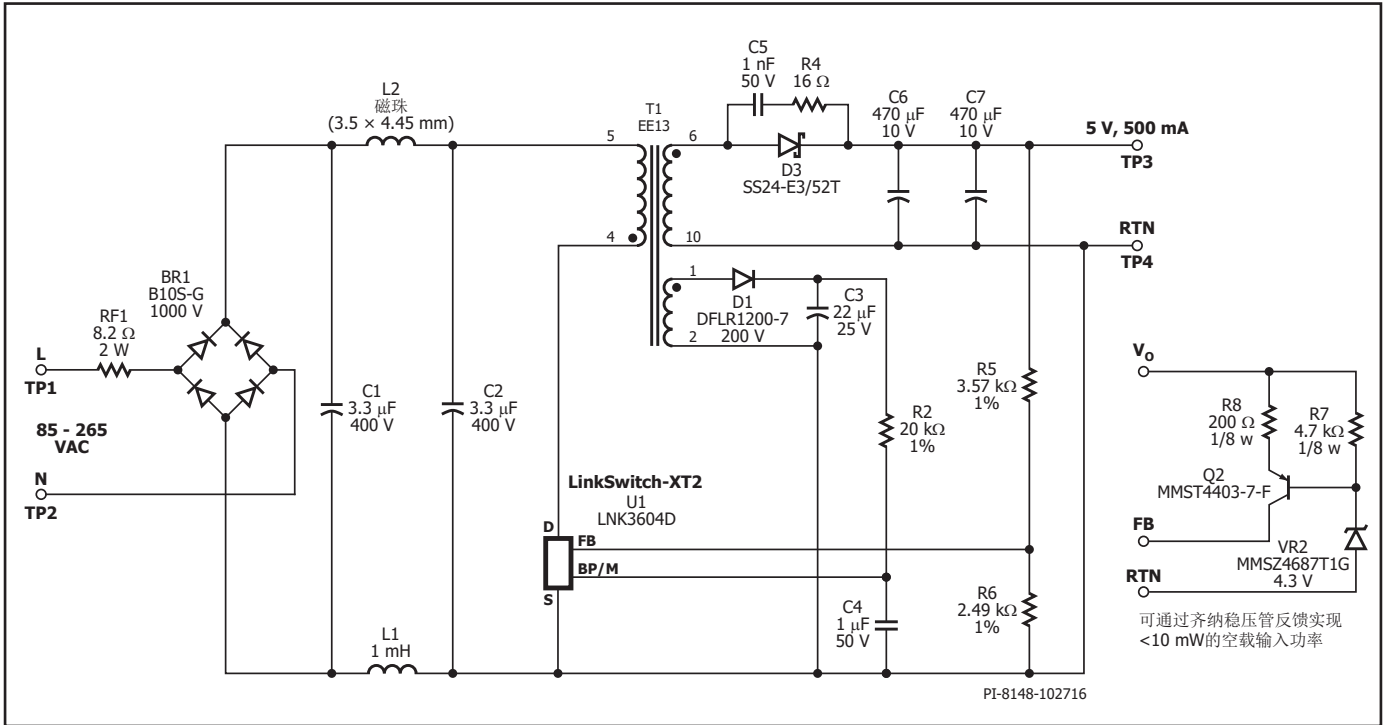


图8. 使用LNK3604的2.5 W通用输入设计

5 V/500 mA (2.5 W)设计

图8所示为使用LNK3604D的典型通用输入电压范围、输出电压5 V \pm 5%、输出电流500 mA的适配器电路。该电路使用了无箝位技术，无需初级箝位元件，从而简化了电路设计。

拥有EcoSmart特性的LinkSwitch-XT2产品系列使得该设计轻松满足所有目前及提议中的节能标准，包括加州能源委员会(CEC)对产品平均工作效率所制定的强制性法规。

AC输入由桥式整流管BR1进行整流并由大容量电容C1及C2进行滤波。电阻RF1是防火、可熔断、绕线式电阻，起到保险丝及浪涌电流限制器的功能。同时它也连同C1、C2、L1及L2构成的滤波器对差模噪声进行衰减。

使用此简单的输入级电路，加上LinkSwitch-XT2 IC的频率调制和T1内使用的PI E-Shield™绕组，可使设计以 \geq 10 dBV的裕量满足两个传导EMI限值。

经整流及滤波的输入电压加在T1的初级绕组上。初级的另一侧由集成在U1内的功率MOSFET驱动。由于LNK3604D IC内部电流限流点的数值较低且具备严格公差，变压器初级绕组电容和功率MOSFET的漏-源极电容可以对漏感引起的漏极电压尖峰进行足够的箝位，因此无需使用初级箝位电路。反激式变压器T1的次级由肖特基二极管D3整流，并由低ESR电

容C6和C7滤波。输出电压通过电阻分压器R5和R6进行检测。输出电压稳定时，反馈引脚电压为2 V。为实现 <10 mW的空载输入功率，也可以使用齐纳稳压管执行反馈检测。VR2、晶体管Q2发射极-基极($V_{EB(Q2)}$)和R8上的总电压降决定了输出电压。当输出电压超过这一水平，电流将流经晶体管U2。当电流增大时，流入U1反馈引脚的电流也随之增大，当达到关断阈值电流($\sim 49 \mu\text{A}$)时，禁止U1中后续的开关周期。当满载时，几乎所有的开关周期都将被使能；而在极轻负载时，几乎所有的开关周期都将被禁止开关，使等效工作频率降低从而实现轻载的高效率及低空载能耗。

电阻R7为VR2提供 $\approx 150 \mu\text{A}$ 电流，为齐纳稳压管提供更接近其测试电流的偏置供电。所用的稳压管为低测试电流齐纳稳压管，只需要 $50 \mu\text{A}$ 电流即可导通，此时将提供 <10 mW的空载输入功率。电阻R8将流经反馈引脚的电流限制到1.2 mA以下以提供保护。要达到更高的输出电压精度，可使用一个参考IC（如TL431）来替代齐纳稳压管。

LinkSwitch-XT2 IC完全可以通过漏极引脚实现自供电，此时仅需要将一个小的陶瓷电容C3连接到旁路引脚即可。电阻R2从外部的辅助绕组为旁路引脚供电，可大幅降低空载输入功率和提高所有负载条件下的效率。为实现最低的空载功耗，馈入旁路引脚的电流应稍微大于 $120 \mu\text{A}$ 。为获得最佳满载效率和更低的温升表现，馈入旁路引脚的电流应稍微大于 $257 \mu\text{A}$ 。

主要应用指南

LinkSwitch-XT2设计要点

输出功率表

数据手册中最大输出功率表（表1）表明了如下假设的条件下可以获得的实际最大连续输出功率：

1. 85 VAC输入时, 90 V以上的最小DC输入电压, 亦或当230 VAC输入或115 VAC输入并使用倍压整流时, 240 V或以上的最小DC电压。输入电容值的选择一定要满足这些标准。
2. 次级为6 V输出且采用快速二极管进行整流。
3. 假设效率是70%。
4. 只是恒电压输出（无次级恒流电路）。
5. 初级具有箝位电路（RCD或稳压管箝位）。
6. 器件通过源极引脚焊接到PCB板足够大的铜铂区域上,以使源极引脚温度保持或低于100 °C。
7. 敞开式应用的环境温度是50 °C, 适配器设计的壳体内部温度是60 °C。

LNK3604推荐采用非连续导通模式操作($KP > 1$)。当KP值小于1时, KP是初级电流脉动部分与峰值部分的比值。KP高于数值1时, KP是初级功率MOSFET关断时间与次级二极管导通时间的比值。由于有如下所述的对磁通密度的要求, 一个典型的LinkSwitch-XT2设计通常是不连续的, 优点是可使用快速（而非超快速）输出二极管作为输出整流, 同时可以降低EMI。

无箝位设计

无箝位设计完全依赖漏极节点电容来控制漏极电感引起的峰值漏极-源极电压。因此, 最大AC输入电压、VOR的数值、漏感能量（是漏感与峰值初级电流的函数）以及初级绕组电容决定了峰值漏极电压。在没有任何功率耗散元件作为外部电压箝位的情况下, 更长的漏感振荡持续时间会导致EMI升高。

对于一个通用输入的设计或230 VAC输入的无箝位设计, 请参考如下建议:

1. 无箝位设计仅应在输出功率 $P_o \leq 2.5$ W且使用降低电流限流点模式($C_{BP} = 1 \mu F$)和 $VOR^{**} \leq 90$ V的情况下使用。
2. 对于输出功率 $P_o \leq 2$ W的设计, 初级绕组应采用双层绕制的结构以确保初级匝间电容在25 pF到50 pF的足够大范围内。
3. 对于 $2 < P_o \leq 2.5$ W的设计, 应在变压器中增加一个偏置绕组并使用标准恢复时间的二极管进行整流, 起到箝位的作用。从偏置绕组电容连接一个电阻到旁路引脚, 可以从外部向器件供电。这样即可禁止内部高压电流源的操作, 降低了器件本身功耗及电源空载功耗。
4. 对于输出功率 $P_o > 2.5$ W的设计, 无箝位设计不可行, 需要在器件外部增加RCD或稳压管箝位电路。
5. 必须保证在最差的高输入电压情况下, 峰值漏极电压低于内部MOSFET的 BV_{DSS} 规格, 最理想状况是 $< V_{DSS} \times 0.9$, 从而为设计留有裕量。

对于输入电压仅为110 VAC的设计, 也可能采用标准电流限流点模式来实现较高功率的无箝位设计。但增强的漏感振荡可能会使EMI性能变差。

**VOR是在次级二极管导通期间输出电压加上二极管正向导通压降, 通过变压器的变比反射到初级绕组上的电压。直流总线电压、漏感尖峰电压以及VOR决定了峰值漏极电压。

音频噪声

LinkSwitch-XT2 IC的跳周期工作方式会使变压器产生音频分量的噪声。为抑制噪声产生, 在设计中应使变压器的峰值磁芯磁通密度低于1500高斯(150 mT)。采用此方法并使用标准的变压器生产浸渍工艺就可以基本上消除音频噪声。不要对变压器采用真空浸渍方式, 这会造成较高的初级分布电容, 因而导致更大损耗。也可采用更高的磁通密度, 但在定型设计前, 必须使用变压器生产样品来进行细致的噪音评估。

在箝位电路中使用类似Z5U介质的陶瓷电容也可能产生音频噪声。在这种情况下, 尝试使用其他不同介质材料或结构的电容, 例如薄膜型电容。

LinkSwitch-XT2 PCB布局注意事项

有关LinkSwitch-XT2 (D、P和G封装)的推荐电路板布局, 请参见图9、10和11。

单点接地

在输入滤波电容与连接源极引脚的铜铂区域使用单接地方式。

旁路电容 C_{BP}

旁路引脚电容应放置在距离旁路引脚和源极引脚最近的地方。

初级环路面积

由输入滤波电容、变压器初级及LinkSwitch-XT2 IC构成的初级环路面积应尽可能小。

初级箝位电路

箝位电路用于限制MOSFET在关断时漏极引脚的峰值电压。在初级绕组上使用RCD箝位或一个齐纳稳压管(~ 200 V)外加一个二极管箝位均可实现。为改善EMI, 从箝位元件至变压器及LinkSwitch-XT2 IC的电路路径应始终保证最小。

散热考虑

LinkSwitch-XT2 IC之下的铜铂区域不仅仅是一个接地点, 同时还起到散热片的作用。因它连接到电位稳定的源极节点, 可以将这个区域的面积扩大以使LinkSwitch-XT2 IC实现良好的散热。这同样适用于输出二极管阴极的布线情况。

Y电容

此功率级别的设计通常不使用Y电容。如需使用, 应将Y型电容直接放置在初级输入滤波电容正极和变压器次级的共地/返回极接脚之间。这样放置可使高幅值的共模浪涌电流远离LinkSwitch-XT2器件。请注意, 如果在输入端使用了n型(C、L和C)EMI滤波器, 那么滤波器内的电感应放置在两个输入滤波器电容的负极之间。

反馈信号

将晶体管Q2靠近LinkSwitch-XT2 IC放置，以缩短从晶体管到反馈引脚的走线长度。大电流、高电压的漏极及箝位电路的铺铜走线应远离反馈信号走线，以避免反馈信号受噪声干扰。

输出二极管

要达到最佳的性能，连接次级绕组、输出二极管及输出滤波电容的环路区域面积应最小。此外，与二极管的阴极和阳极连接的铜铂区域应足够大，以便于散热。最好在电位稳定的阴极留有更大的铜铂区域。阳极铺铜区域过大将会增加高频辐射EMI。

快速设计校验

对于任何使用LinkSwitch-XT2的电源设计，都应经过全面测试以确保在最差条件下元件的规格没有超过规定范围。建议至少进行如下测试：

1. 最大化漏极电压 – 校验在最高输入电压和峰值（过载）输出功率时VDS没有超过BV_{DSS}的90%。给BV_{DSS}规格增加10%的裕量，使得在设计变更时留有一定的设计裕量，尤其是在无箝位电路设计中。

2. 最大漏极电流 – 在最高环境温度、最大输入电压及峰值输出（过载）功率情况下，检查漏极电流波形以确定变压器是否出现饱和，另外也要检测电源开启时是否出现过高的前沿导电电流尖峰。在稳态工作下重复以上操作，校验前沿电流尖峰在 $t_{LEB(MIN)}$ 结束时低于 $I_{LIMIT(MIN)}$ 。在任何条件下，最大漏极电流应低于规定的绝对最大额定值。
3. 温升检查 – 在规定的最大输出功率、最小输入电压及最高环境温度情况下，确认LinkSwitch-XT2 IC、变压器、输出二极管及输出电容的温度没有超标。应有足够的温度裕量以保证LinkSwitch-XT2 IC不会因为零件与零件间 $R_{DS(ON)}$ 的差异而引起过热问题出现，参见数据手册中关于RDS(ON)的说明。建议在低压输入及最大输出功率的情况下，LinkSwitch-XT2 IC源极引脚的最高温度不高于100 °C，这样就可以适应上述参数的变化。

设计工具

有关设计工具的最新信息，请浏览Power Integrations的网站：
www.power.com

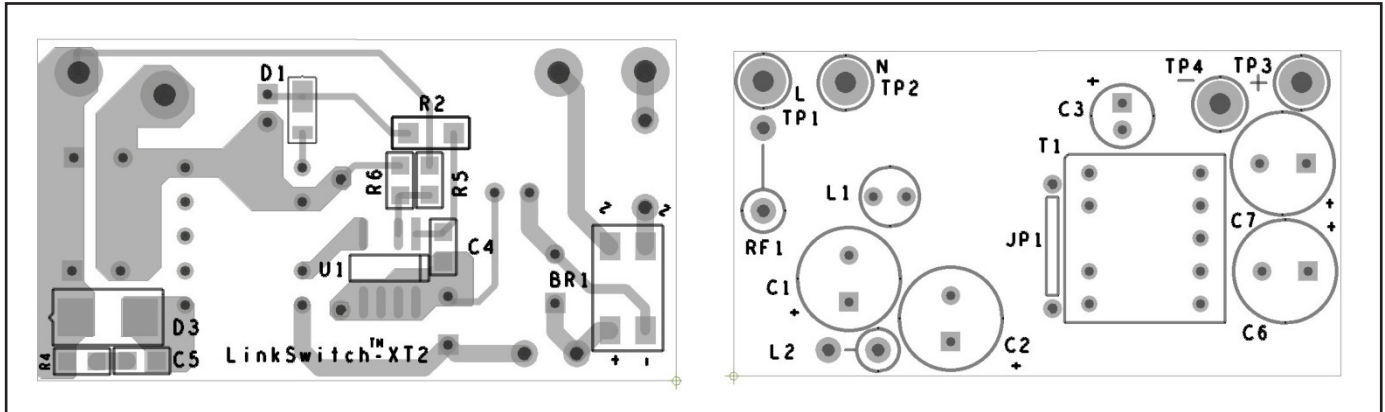


图9. D封装LinkSwitch-XT2器件在反激式变换器设计中的推荐印刷电路板布局（左图所示为底层，右图所示为顶层）

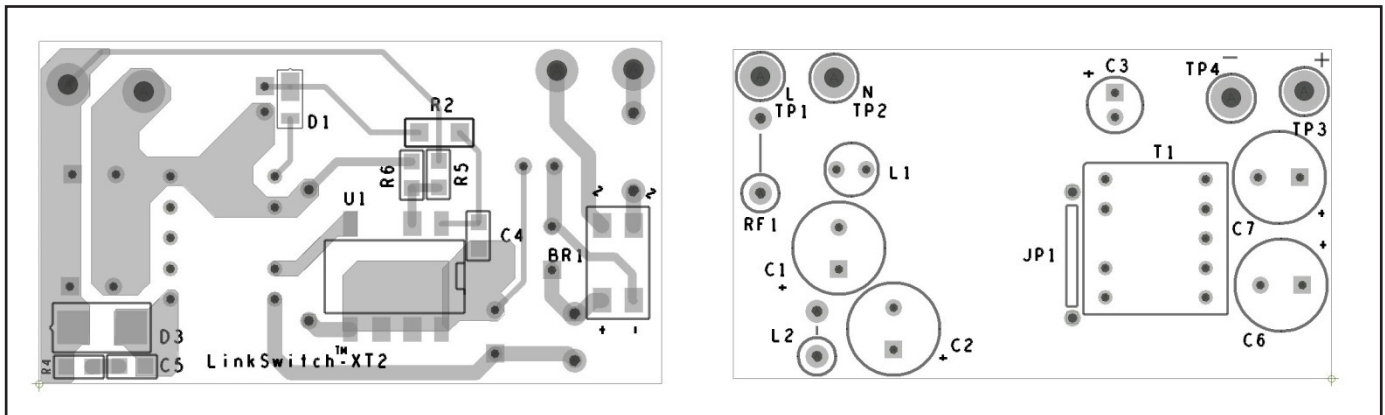


图10. G封装LinkSwitch-XT2器件在反激式变换器设计中的推荐印刷电路板布局（左图所示为底层，右图所示为顶层）

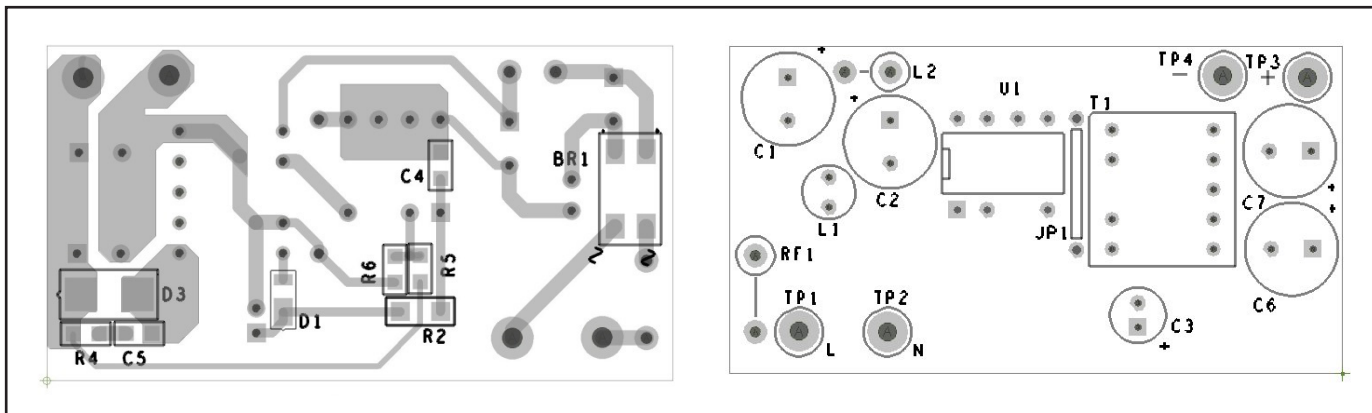


图11. P封装LinkSwitch-XT2器件在反激式变换器设计中的推荐印刷电路板布局（左图所示为底层，右图所示为顶层）

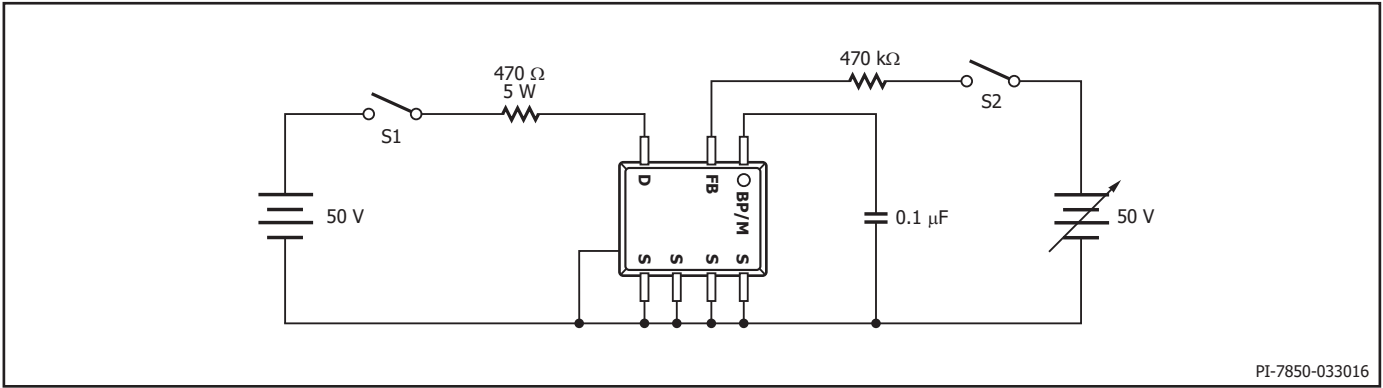
参数	符号	条件 源极 = 0 V; $T_j = -40$ 到 125 °C 参见图12 (除非另有说明)		最小值	典型值	最大值	单位		
控制功能 (续上)									
旁路引脚电压	V_{BP}			4.7	5.0	5.2	V		
旁路引脚关断阈值电流	$I_{BP(SD)}$		$T_j = 25$ °C		6	8	mA		
旁路引脚分流电压	$V_{BP(SHUNT)}$		$I_{BP} = 2$ mA	4.95	5.2	5.45	V		
旁路引脚电压迟滞	$V_{BP(H)}$				0.47		V		
旁路引脚供电电流	$I_{BP(SC)}$		见注释C	55			μ A		
电路保护									
标准电流限流点 ($C_{BP} = 0.1$ μ F, 见注释D和H)	I_{LIMIT}	di/dt = 65 mA/ μ s $T_j = 25$ °C	LNK3604	240	257	275	mA		
		di/dt = 415 mA/ μ s $T_j = 25$ °C		278	317	356			
		di/dt = 33 mA/ μ s $T_j = 25$ °C	LNK3694	240.5	260	279.5		mA	
		di/dt = 210 mA/ μ s $T_j = 25$ °C		265.5	287	308.5			
		di/dt = 60 mA/ μ s $T_j = 25$ °C	LNK3696	446	482	518			mA
		di/dt = 385 mA/ μ s $T_j = 25$ °C		496	535	575			
降低电流限流点 ($C_{BP} = 1$ μ F, 见注释D和H)	$I_{LIMIT(RED)}$	di/dt = 65 mA/ μ s $T_j = 25$ °C	LNK3604	180	205	230	mA		
		di/dt = 415 mA/ μ s $T_j = 25$ °C		227	258	289			
		di/dt = 33 mA/ μ s $T_j = 25$ °C	LNK3694	189	205	220		mA	
		di/dt = 210 mA/ μ s $T_j = 25$ °C		212	230	247			
		di/dt = 60 mA/ μ s $T_j = 25$ °C	LNK3696	347	375	404			mA
		di/dt = 385 mA/ μ s $T_j = 25$ °C		388.5	420	451.5			
最小导通时间	$t_{ON(MIN)}$	见注释I	LNK3604	356	475	594	ns		
			LNK3694	110	250	390			
			LNK3696	200	345	490			
前沿消隐时间	t_{LEB}	$T_j = 25$ °C 见注释E	LNK3604	300	450		ns		
			LNK3694 / LNK3696	140	215				
热关断温度	T_{SD}		见注释F	135	142	150	°C		
热关断迟滞	$T_{SD(H)}$		见注释F		75		°C		

参数	符号	条件		最小值	典型值	最大值	单位
		源极 = 0 V; $T_J = -40$ 到 $125\text{ }^\circ\text{C}$ 参见图12 (除非另有说明)					
输出							
导通电阻	$R_{DS(ON)}$	LNK3604 $I_D = 25\text{ mA}$	$T_J = 25\text{ }^\circ\text{C}$		24	27.6	Ω
			$T_J = 100\text{ }^\circ\text{C}$		38	44.2	
		LNK3694 $I_D = 86\text{ mA}$	$T_J = 25\text{ }^\circ\text{C}$		17	19.6	
			$T_J = 100\text{ }^\circ\text{C}$		27	31	
		LNK3696 $I_D = 163\text{ mA}$	$T_J = 25\text{ }^\circ\text{C}$		5.3	6.1	
			$T_J = 100\text{ }^\circ\text{C}$		8.4	9.7	
关断状态漏极漏电流	I_{DSS}	$V_{BP} = 5.4\text{ V}, V_{FB} \geq 2.1\text{ V},$ $V_{DS} = 560\text{ V},$ $T_J = 25\text{ }^\circ\text{C}$	LNK3604			50	μA
		$V_{BP} = 5.4\text{ V}, V_{FB} \geq 2.1\text{ V},$ $V_{DS} = 720\text{ V},$ $T_J = 25\text{ }^\circ\text{C}$	LNK3694 / LNK3696				
击穿电压	BV_{DSS}	$V_{BP} = 5.4\text{ V}, V_{FB} \geq 2.1\text{ V},$ $T_J = 25\text{ }^\circ\text{C}$	LNK3604	725			V
			LNK3694 / LNK3696	900			
漏极引脚供电电压		$T_J = 25\text{ }^\circ\text{C}$		50			V
自动重启动导通时间	$t_{AR(ON)}$	$T_J = 25\text{ }^\circ\text{C}$ 见注释G			50		ms
自动重启动关断时间	$t_{AR(OFF)}$	$T_J = 25\text{ }^\circ\text{C}$ 见注释G	第一个关断期间		150		ms
			随后的期间		1500		
自动重启动占空比	DC_{AR}	随后的期间			3		%

注释:

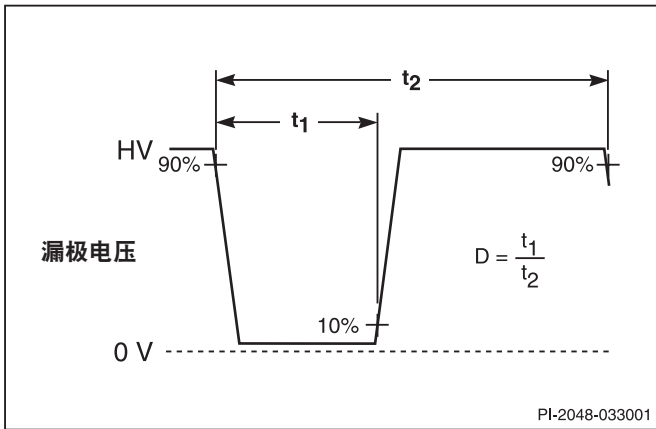
- A. 当反馈引脚电压等于2.1 V (MOSFET未开关) 时, 总电流消耗是 I_{S1} 及 I_{DSS} 的总和。当反馈引脚到源极短路 (MOSFET开关) 时, 总电流消耗是 I_{S2} 及 I_{DSS} 的总和。
- B. 由于输出MOSFET处在开关状态, 很难将开关电流和来自漏极的供电电流区分开。但另一个可供选择的测量方法是在5.1 V时测量旁路引脚电流。
- C. 此电流仅是用来驱动旁路引脚与反馈引脚之间连接的光耦, 不能用来给任何其它外部电路进行供电。
- D. 关于其他 di/dt 值时的电流限流点请参考图22、23、32和33。
- E. 此参数由设计决定。
- F. 此参数依据实际特性得到。
- G. 自动重启动状态时的导通时间与振荡器拥有同样的温度特性 (与频率成反比)。
- H. BP/M电容值的容差应与实际应用环境温度范围内要求的容差相等或更高。
- I. 使用图14中电路进行测量, 且漏极上拉电阻为50 Ω 。测得的漏极脉冲宽度为从 $V_{FALL} = 42\text{ V}$ 至 $V_{RISE} = 40\text{ V}$ ($VDR = 50\text{ V}$)之间的间隔时间。

BP/M引脚额定电容值	相对于最小容值的公差	
	最小值	最大值
0.1 μF	-60%	+100%
1 μF	-50%	+100%



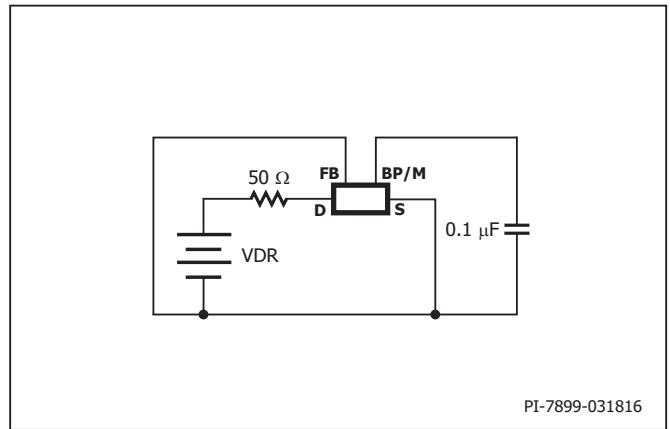
PI-7850-033016

图12. LinkSwitch-XT2通用测试电路



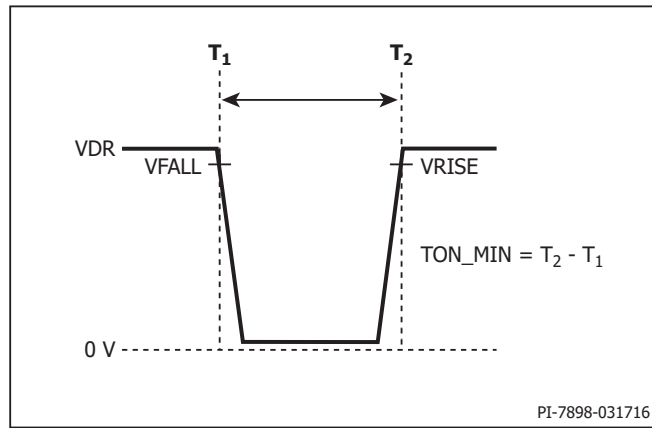
PI-2048-033001

图13. LinkSwitch-XT2占空比测量



PI-7899-031816

图14. LinkSwitch-XT2最小导通时间测试电路



PI-7898-031716

图15. LinkSwitch-XT2最小导通时间测量

典型性能特性

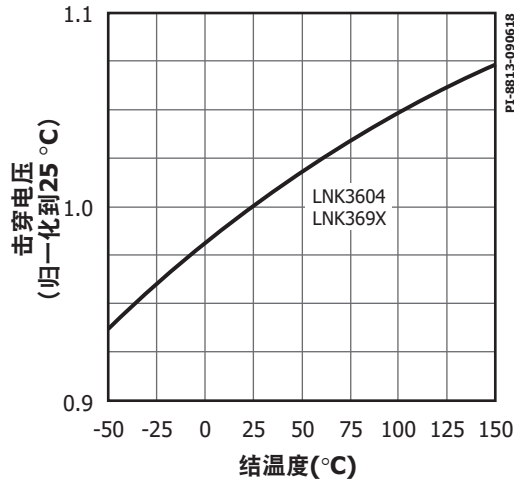


图16. 击穿电压相对于温度的变化

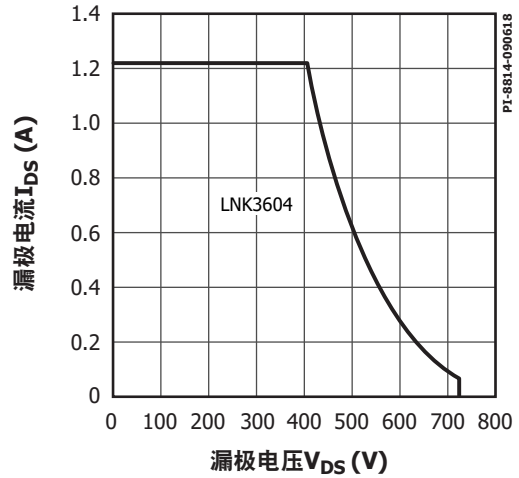


图17. 最大允许的漏极电流相对于漏极电压的变化

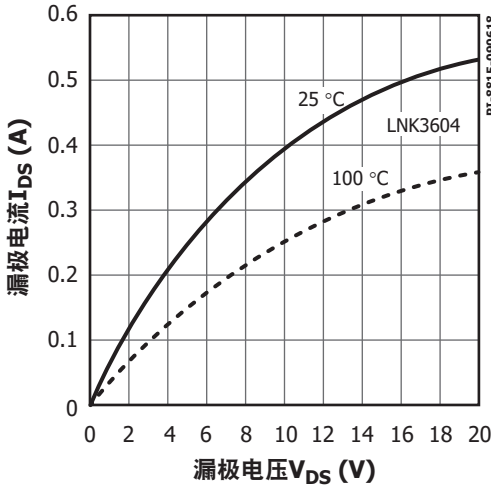


图18. 输出特性

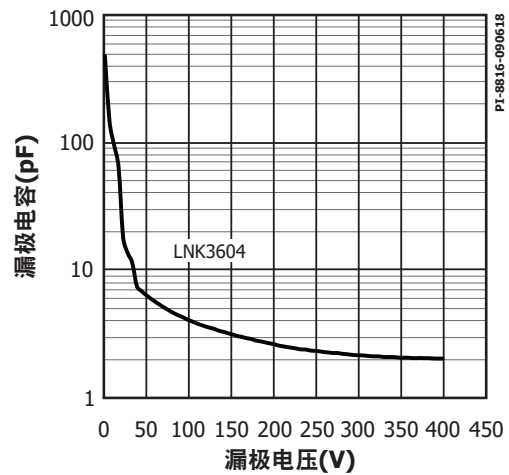


图19. C_{OSS} 相对于漏极电压的变化

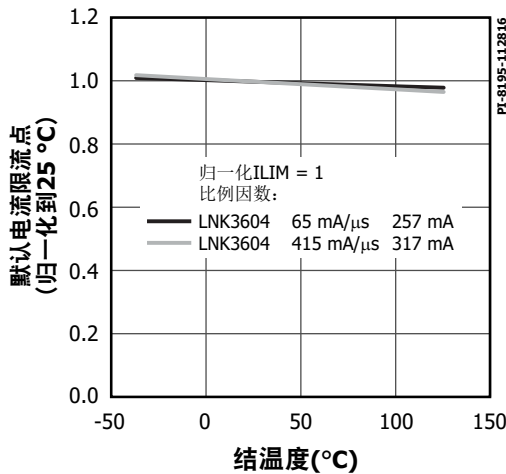


图20. 默认电流限流点相对于结温度的变化

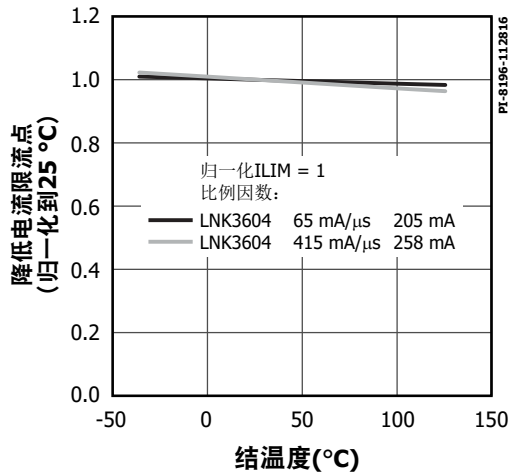


图21. 降低电流限流点相对于结温度的变化

性能特性

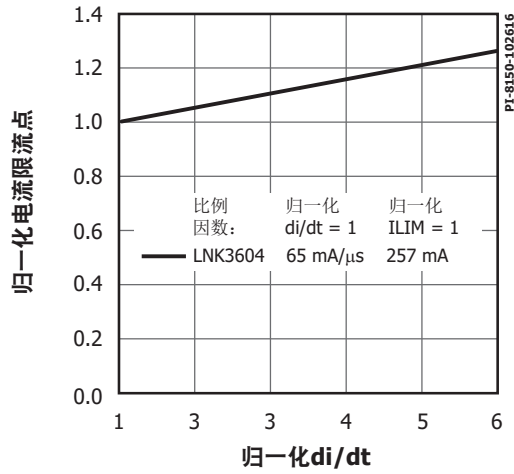


图22. 默认电流限流点相对于 di/dt 的变化

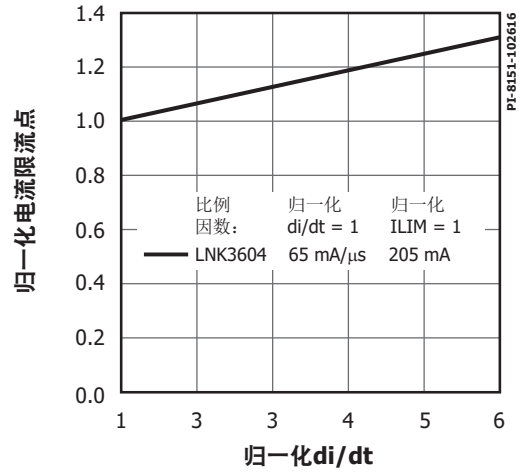


图23. 降低限流点相对于 di/dt 的变化

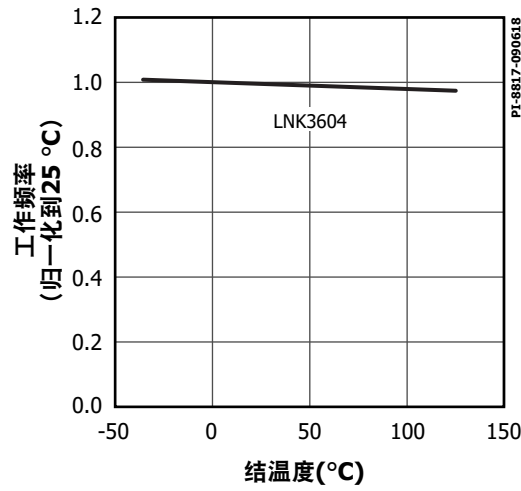


图24. 工作频率相对于结温度的变化

性能特性

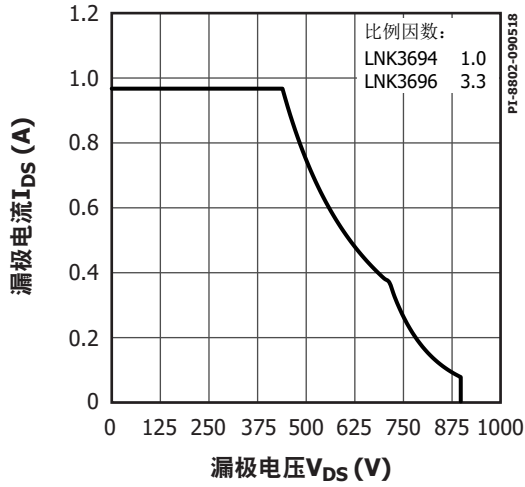


图25. 最大允许的漏极电流相对于漏极电压的变化

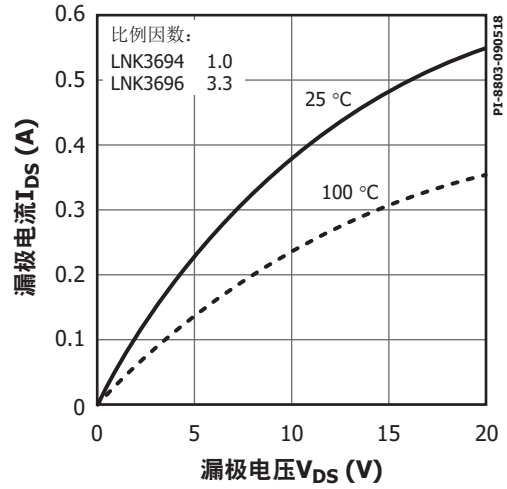


图26. 输出特性

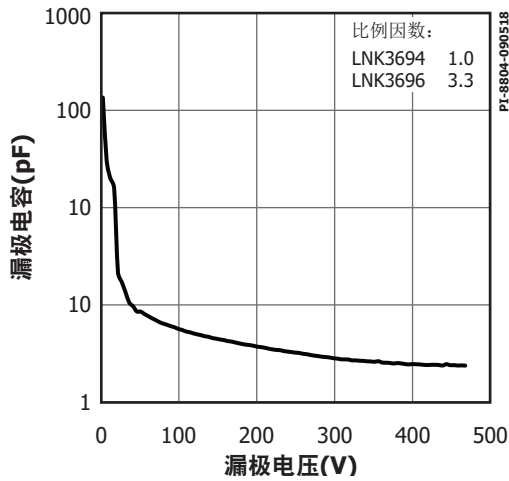


图27. C_{oss} 相对于漏极电压的变化

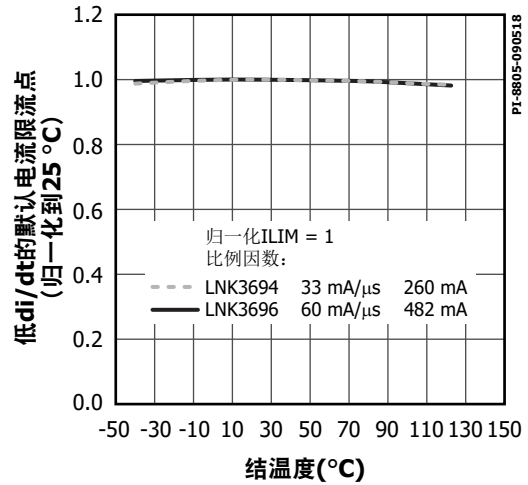


图28. 默认电流限流点相对于结温度的变化

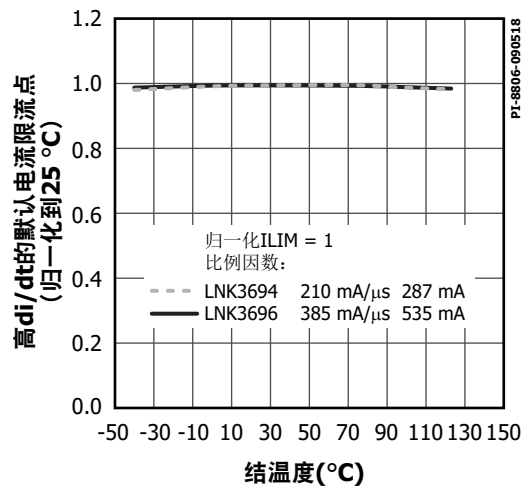


图29. 默认电流限流点相对于结温度的变化

性能特性

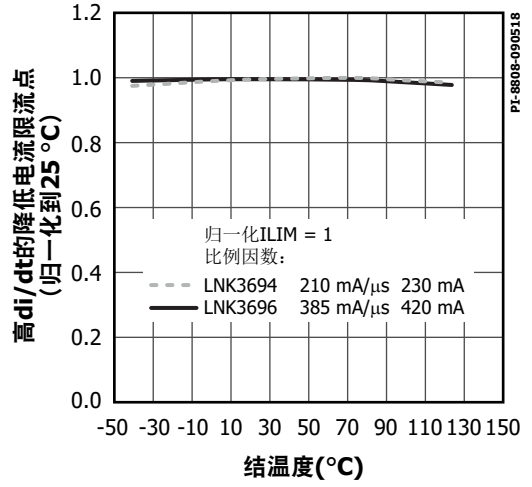
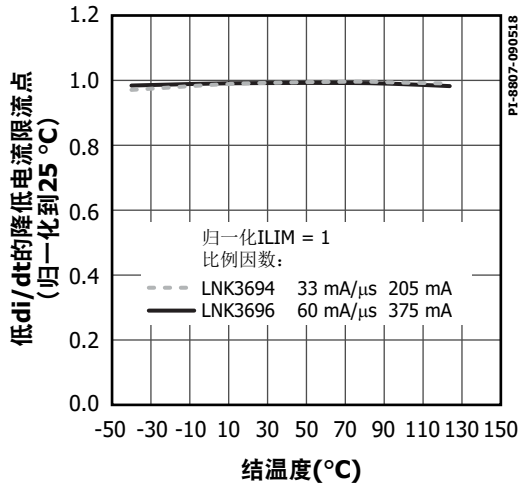


图30. 降低电流限流点相对于结温度的变化

图31. 降低电流限流点相对于结温度的变化

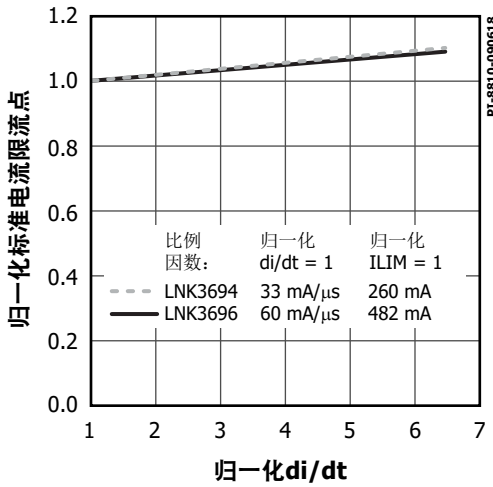


图32. 标准限流点相对于di/dt的变化

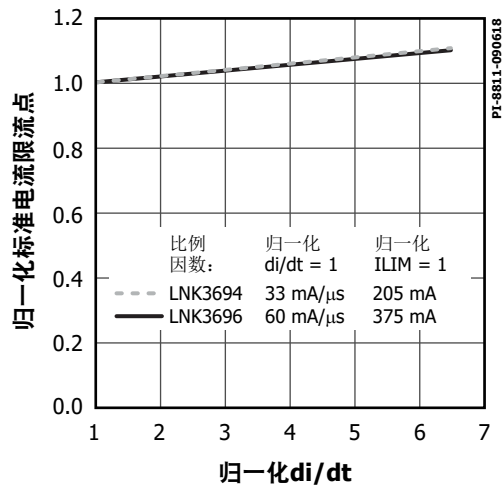


图33. 降低限流点相对于di/dt的变化

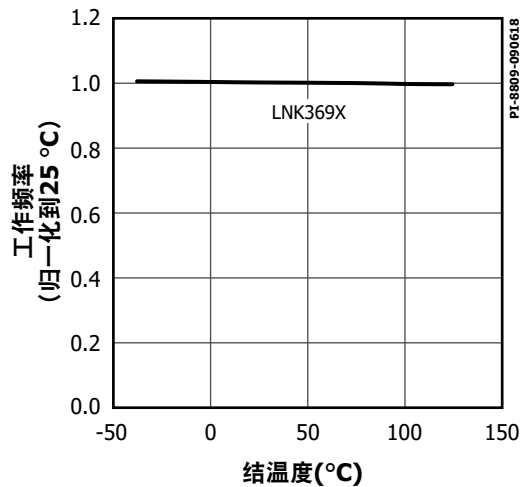
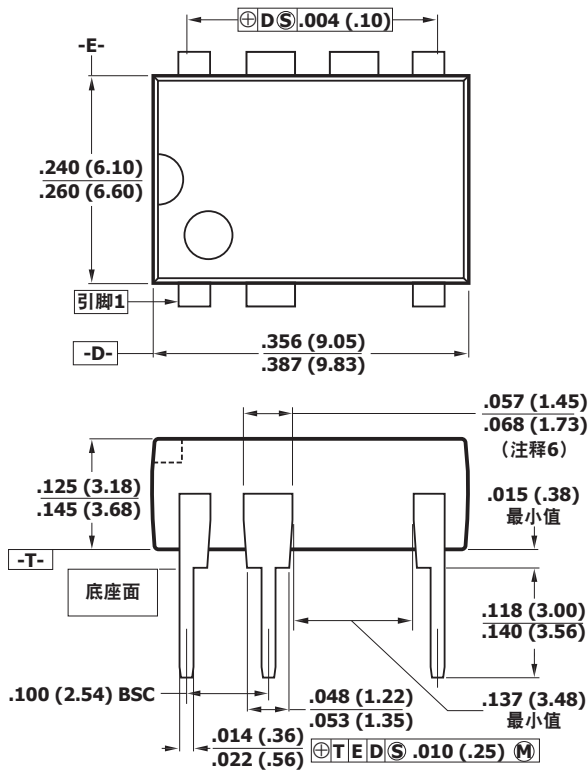


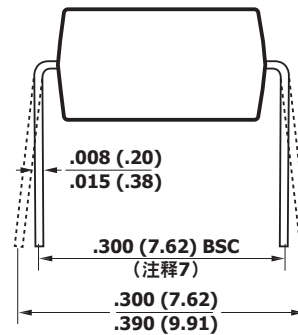
图34. 工作频率相对于结温度的变化

PDIP-8C (P封装)



注释:

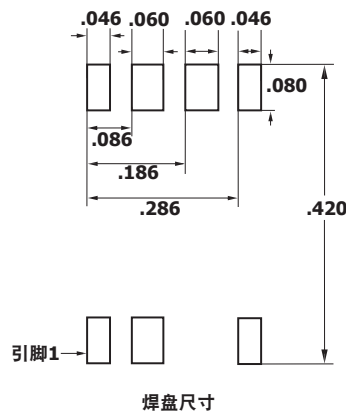
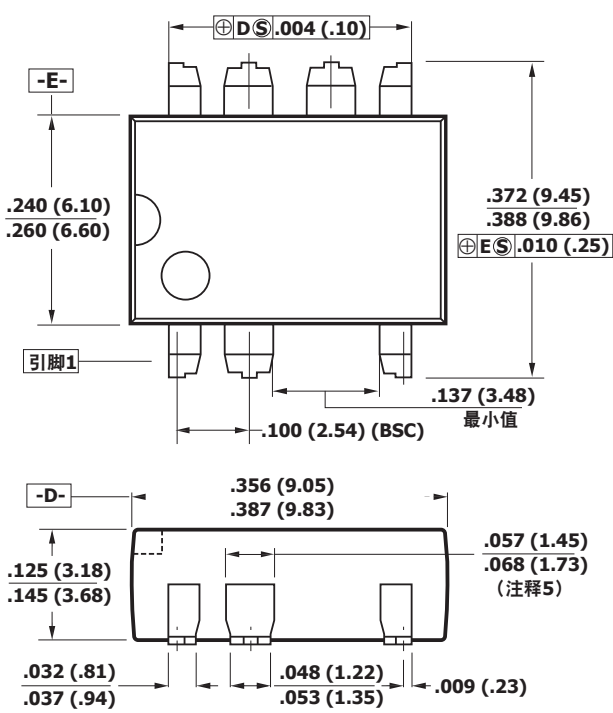
1. 封装尺寸符合JEDEC MS-001-AB (Issue B 7/85) 规格的双列直插式封装标准, 具有0.3英寸行距。
2. 尺寸是以英寸显示。括号内显示的是毫米尺寸。
3. 所列出的尺寸不包括注模时溢出的或其它的突出部位。任何一侧注模时溢出的或其它的突出部位不应超出0.006 (0.15)。
4. 从顶部看引脚是从引脚1按逆时针方向逐一排列至引脚8。凹槽标记用于识别引脚1。省略了引脚3。
5. 封装上省去的引脚处金属至金属的最小间距是0.137英寸(3.48 mm)。
6. 引线宽度是在封装上测得的。
7. 引线间宽引线需要与T平面垂直。



P08C

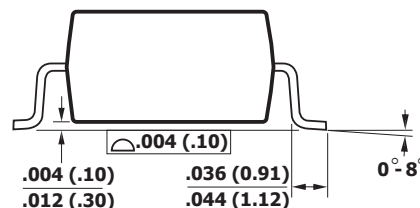
PI-3933-081716

SMD-8C (G封装)



注释:

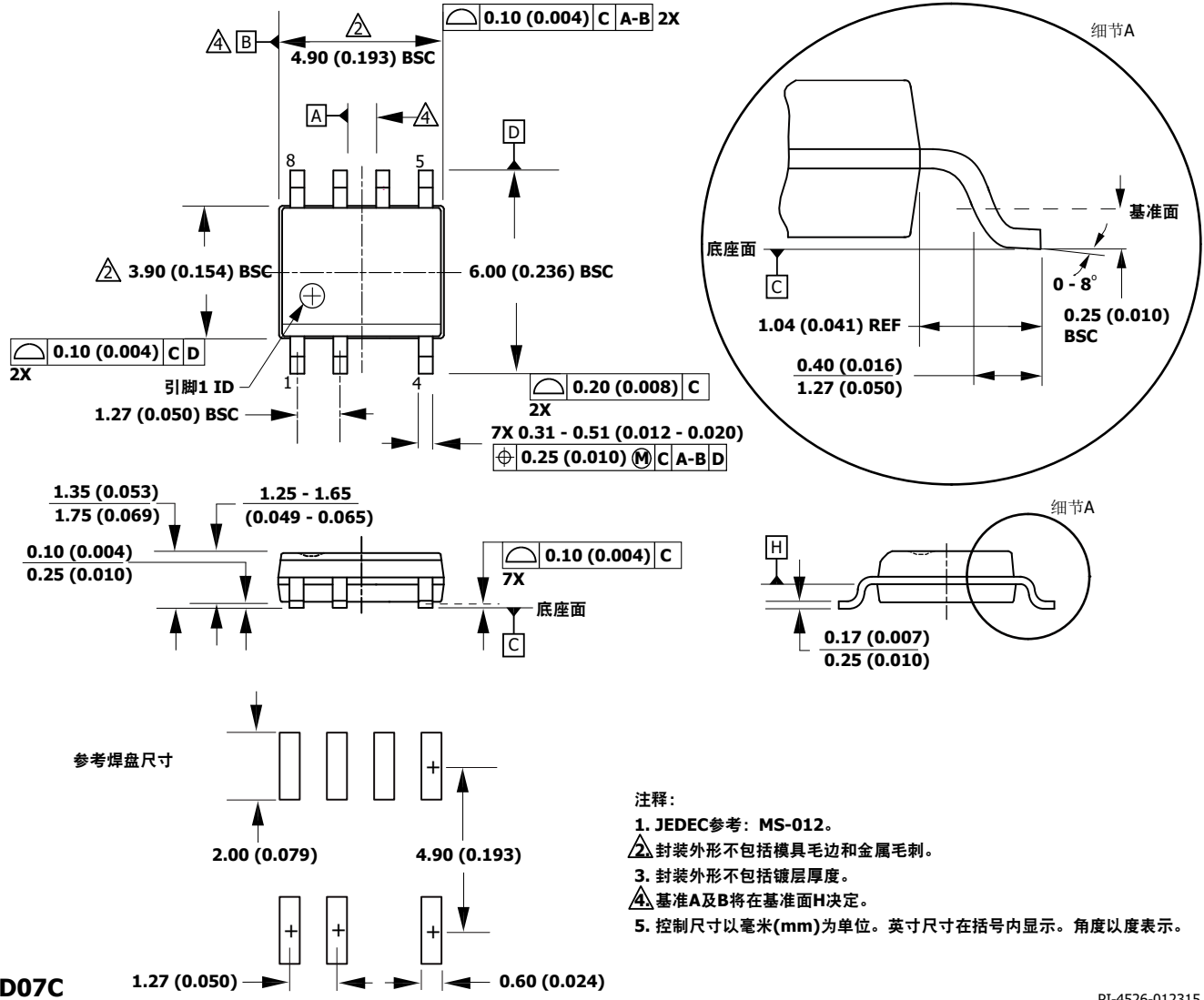
1. 尺寸是以英寸显示。括号内显示的是毫米尺寸。
2. 所列出的尺寸不包括注模时溢出的或其它的突出部位。任何一侧注模时溢出的或其它的突出部位不应超出0.006英寸(0.15 mm)。
3. 从顶部看引脚是从引脚1按逆时针方向逐一排列至引脚8。省略了引脚3。
4. 封装上省去的引脚处金属至金属的最小间距是0.137英寸(3.48 mm)。
5. 引线宽度是在封装上测得的。
6. D及E是封装本体的参考数据。



G08C

PI-4015-081716

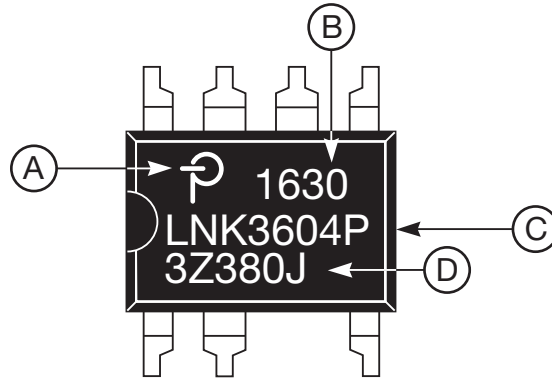
SO-8C (D封装)



D07C

PI-4526-012315

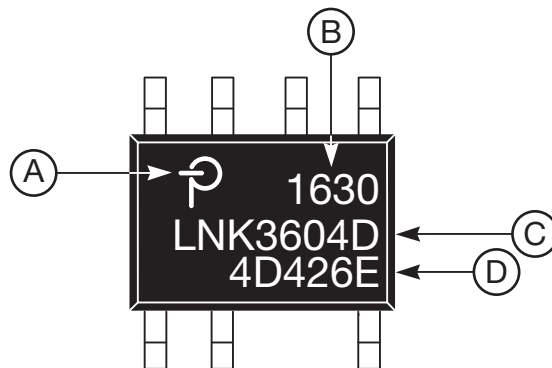
PDIP-8C (P)及SMD-8C (G)封装标识



- A. Power Integrations 注册商标
- B. 装配日期代码（表明年份的两个数字后紧跟表明周数的两个数字）
- C. 产品识别（型号/封装类型）
- D. 批次识别代码

PI-8127-100516

SO-8C (D)封装标识



- A. Power Integrations 注册商标
- B. 装配日期代码（表明年份的两个数字后紧跟表明周数的两个数字）
- C. 产品识别（型号/封装类型）
- D. 批次识别代码

PI-8126-100516

SL信息

元件型号	MSL等级
LNK3604P	不适用
LNK3694P	不适用
LNK3696P	不适用
LNK3604G	4
LNK3694G	4
LNK3696G	4
LNK3604D	1

SD及锁存信息

测试	条件	结果
125 °C下锁存	EIA/JESD78	> ±100 mA或> 1.5 × V _{MAX} , 所有引脚
人体模型ESD	EIA/JESD22-A114-A	> ±2 kV, 除漏极(D)引脚的所有引脚 > ±1.5 kV, 漏极(D)引脚725 V元件 > ±2 kV, 漏极(D)引脚900 V元件
机器模型ESD	EIA/JESD22-A115-A	> ±200 V, 所有引脚

元件订购信息



修订版本	注释	日期
A	代码B。	10/16
B	代码S。	11/16
C	代码A。	11/16
D	修正了漏极引脚峰值电流，使其与图17相符。修正了“绝对最大额定值”中的注释2。	01/06/17
D	修正了表1中的注释1和注释2。更新了图5和第5页的参考编号。	01/16/17
E	新增了LNK3694和LNK3696元件。	09/18
F	更新了表1中的900 V MOSFET VAC输入范围。	12/18
G	更新了ESD及门锁结果栏。	04/19

有关最新产品信息，请访问：www.power.com

Power Integrations reserves the right to make changes to its products at any time to improve reliability or manufacturability. Power Integrations does not assume any liability arising from the use of any device or circuit described herein. POWER INTEGRATIONS MAKES NO WARRANTY HEREIN AND SPECIFICALLY DISCLAIMS ALL WARRANTIES INCLUDING, WITHOUT LIMITATION, THE IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE, AND NON-INFRINGEMENT OF THIRD PARTY RIGHTS.

Patent Information

The products and applications illustrated herein (including transformer construction and circuits external to the products) may be covered by one or more U.S. and foreign patents, or potentially by pending U.S. and foreign patent applications assigned to Power Integrations. A complete list of Power Integrations patents may be found at www.power.com. Power Integrations grants its customers a license under certain patent rights as set forth at www.power.com/ip.htm.

Life Support Policy

POWER INTEGRATIONS PRODUCTS ARE NOT AUTHORIZED FOR USE AS CRITICAL COMPONENTS IN LIFE SUPPORT DEVICES OR SYSTEMS WITHOUT THE EXPRESS WRITTEN APPROVAL OF THE PRESIDENT OF POWER INTEGRATIONS. As used herein:

1. A Life support device or system is one which, (i) is intended for surgical implant into the body, or (ii) supports or sustains life, and (iii) whose failure to perform, when properly used in accordance with instructions for use, can be reasonably expected to result in significant injury or death to the user.
2. A critical component is any component of a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or system, or to affect its safety or effectiveness.

Power Integrations, the Power Integrations logo, CAPZero, ChiPhy, CHY, DPA-Switch, EcoSmart, E-Shield, eSIP, eSOP, HiperPLC, HiperPFS, HiperTFS, InnoSwitch, Innovation in Power Conversion, InSOP, LinkSwitch, LinkZero, LYTSwitch, SENZero, TinySwitch, TOPSwitch, PI, PI Expert, SCALE, SCALE-1, SCALE-2, SCALE-3 and SCALE-iDriver, are trademarks of Power Integrations, Inc. Other trademarks are property of their respective companies. ©2019, Power Integrations, Inc.

Power Integrations全球销售支持网络

全球总部

5245 Hellyer Avenue
San Jose, CA 95138, USA
Main: +1-408-414-9200
Customer Service:
Worldwide: +1-65-635-64480
Americas: +1-408-414-9621
e-mail: usasales@power.com

中国（上海）

徐汇区漕溪北路88号圣爱广场
1601-1603室
上海|中国, 200030
电话: +86-21-6354-6323
电子邮箱: chinasales@power.com

中国（深圳）

南山区科技南八路二号豪威科技大厦
17层
深圳|中国, 518057
电话: +86-755-8672-8689
电子邮箱: chinasales@power.com

德国（AC-DC/LED业务销售）

Einsteinring 24
85609 Dornach/Aschheim
Germany
Tel: +49-89-5527-39100
e-mail: eurosales@power.com

德国（门极驱动器销售）

HellwegForum 1
59469 Ense
Germany
Tel: +49-2938-64-39990
e-mail: igbt-driver.sales@power.com

印度

#1, 14th Main Road
Vasanthanagar
Bangalore-560052 India
Phone: +91-80-4113-8020
e-mail: indiasales@power.com

意大利

Via Milanese 20, 3rd. Fl.
20099 Sesto San Giovanni (MI) Italy
Phone: +39-024-550-8701
e-mail: eurosales@power.com

日本

Yusen Shin-Yokohama 1-chome Bldg.
1-7-9, Shin-Yokohama, Kohoku-ku
Yokohama-shi,
Kanagawa 222-0033 Japan
Phone: +81-45-471-1021
e-mail: japansales@power.com

韩国

RM 602, 6FL
Korea City Air Terminal B/D, 159-6
Samsung-Dong, Kangnam-Gu,
Seoul, 135-728, Korea
Phone: +82-2-2016-6610
e-mail: koreasales@power.com

新加坡

51 Newton Road
#19-01/05 Goldhill Plaza
Singapore, 308900
Phone: +65-6358-2160
e-mail: singaporesales@power.com

中国台湾

5F, No. 318, Nei Hu Rd., Sec. 1
Nei Hu Dist.
Taipei 11493, Taiwan R.O.C.
Phone: +886-2-2659-4570
e-mail: taiwansales@power.com

英国

Building 5, Suite 21
The Westbrook Centre
Milton Road
Cambridge
CB4 1YG
Phone: +44 (0) 7823-557484
e-mail: eurosales@power.com